

# Architecture des ordinateur 2

## Cours 3 - Datasheet Atmel AVR Atmega 328p

Halim Djerroud <hdd@ai.univ-paris8.fr>

LIASD - Université Paris 8

Janvier 2018

# Mémoire programme Flash

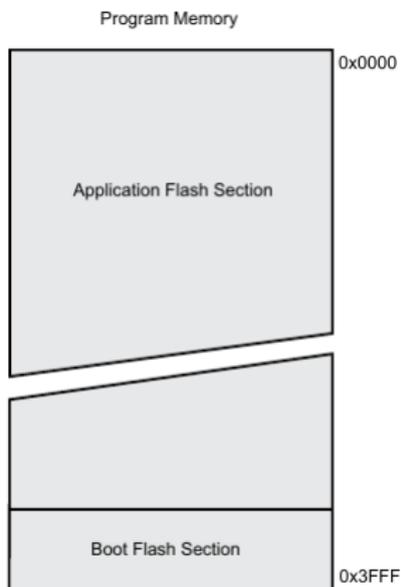


FIGURE – Mémoire programme Flash

# Mémoire de donnée SRAM

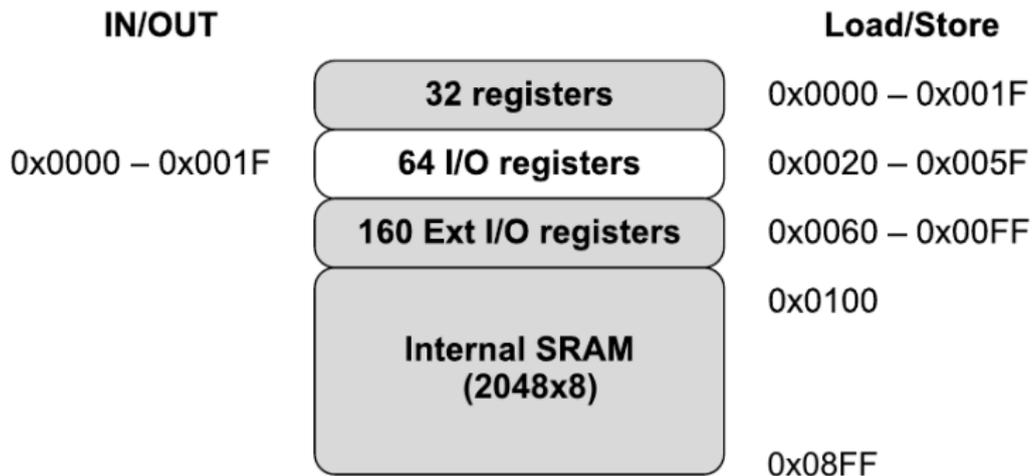


FIGURE – Mémoire de données

# Registres généraux

	7	0	Addr.	
General Purpose Working Registers	R0		0x00	
	R1		0x01	
	R2		0x02	
	...			
	R13		0x0D	
	R14		0x0E	
	R15		0x0F	
	R16		0x10	
	R17		0x11	
	...			
	R26		0x1A	X-register Low Byte
	R27		0x1B	X-register High Byte
	R28		0x1C	Y-register Low Byte
	R29		0x1D	Y-register High Byte
	R30		0x1E	Z-register Low Byte
	R31		0x1F	Z-register High Byte

FIGURE – Registres

# Registres généraux

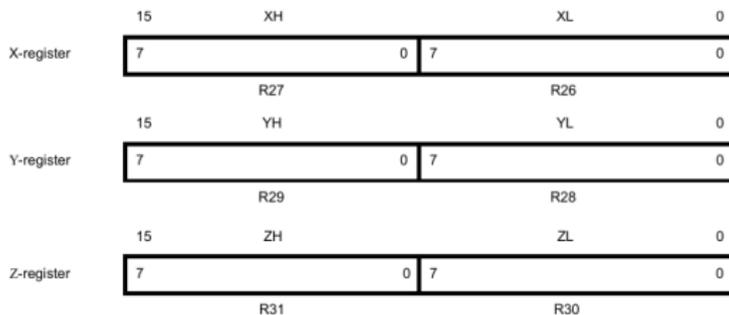


FIGURE – Registres 16 bits

# Convention GCC Registres généraux

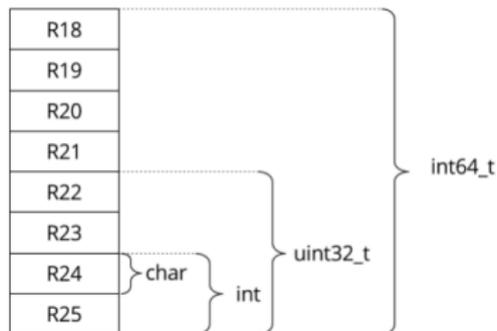


FIGURE – Convention d'utilisation des registres Rx avec gcc

# Convention GCC Registres généraux

R0 registre improvisé

R1 toujours égal à 0.

R2 à R7 registres qui sont supposés ne pas changer de valeur.

R8 à R25 registres utilisés pour :

- le passage des paramètres
- la valeur de retour

# Règles à respecter Passage de paramètres

Règles à respecter :

- 1 les paramètres sont alignés sur des numéros pairs
- 2 le premier paramètre est le numéro plus élevé
- 3 on utilise la convention little endian

# Status Register

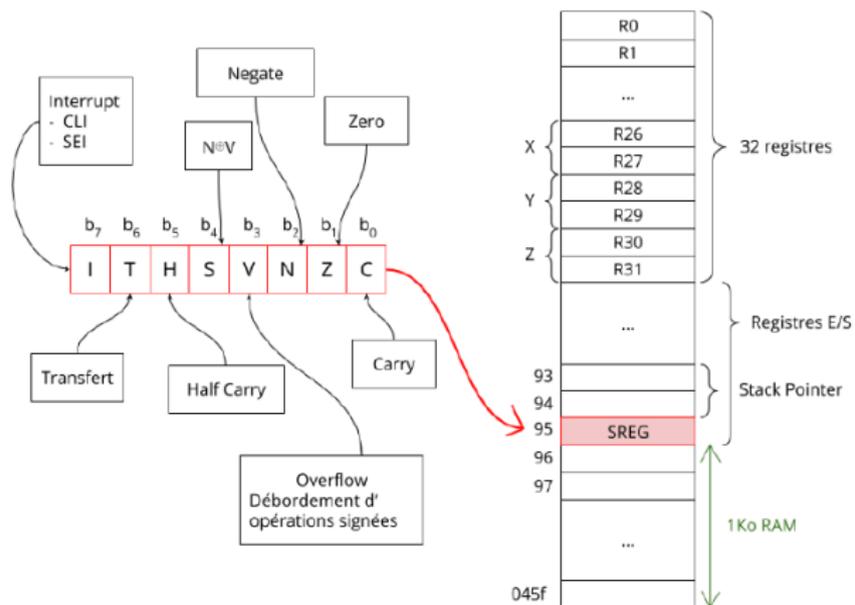


FIGURE SREG

# Status Register

Bit	7	6	5	4	3	2	1	0
	I	T	H	S	V	N	Z	C
Access	R/W							
Reset	0	0	0	0	0	0	0	0

FIGURE – SREG

# Registres généraux

- Bit 7 – I – Global Interrupt Enable
- Bit 6 – T – Bit Copy Storage
- Bit 5 – H – Half Carry Flag Ce bit indique qu'une opération arithmétique a généré une retenue ou un dépassement.
- Bit 4 – S – Sign Bit Le bit S est donné par un OR exclusif entre le flag négatif N et celui complémenté à 2 du flag V.
- Bit 3 – V – Overflow flag
- Bit 2 – N – Negative flag
- Bit 1 – Z – Zero flag
- Bit 0 – C – Carry flag

# Instructions

r	any register
d	'ldi' register (r16-r31)
v	'movw' even register (r0, r2, ..., r28, r30)
a	'fmul' register (r16-r23)
w	'adiw' register (r24,r26,r28,r30)
e	pointer registers (X,Y,Z)
b	base pointer register and displacement ([YZ]+disp)
z	Z pointer register (for [e]lpm Rd,Z[+])
M	immediate value from 0 to 255
n	immediate value from 0 to 255 ( n = ~M ). Relocation impossible
s	immediate value from 0 to 7
P	Port address value from 0 to 63. (in, out)
p	Port address value from 0 to 31. (cbi, sbi, sbic, sbis)
K	immediate value from 0 to 63 (used in 'adiw', 'sbiw')
i	immediate value
l	signed pc relative offset from -64 to 63
L	signed pc relative offset from -2048 to 2047
h	absolute code address (call, jmp)
S	immediate value from 0 to 7 (S = s << 4)
?	use this opcode entry if no parameters, else use next opcode entry

FIGURE – Utilisation instructions